

СИСТЕМА РЕГИСТРАЦИИ МНОГОПАРАМЕТРИЧЕСКИХ ПОТОКОВ

Ф. Н. Березин, А. П. Войтер, В. А. Грашилин, В. А. Кисурин, А. Н. Ковалев, И. А. Мазный

Институт ядерных исследований НАН Украины, Киев, Украина

Рассматривается измерительная система нового поколения для ядерно-физических экспериментов, основанная на регистрации многопараметрических потоков с возможностью повторных воспроизведений процесса накопления без использования дорогостоящего времени работы ускорителя в цифровой форме на компьютере.

Введение

Исходя из большой стоимости работы ускорителей, необходимо за время измерений получать как можно больше физически содержательной информации. Для этого предлагается в процессе накопления наряду с обеспечением минимальных потерь регистрировать максимально возможное количество параметров событий, включая энергию частиц (амплитуду сигнала с детектора), код тракта (номер детектора), астрономическое время регистрации и интервал времени между событиями с точностью, обеспечивающей выделение совпадающих событий (до нс), синхронизированный с высокой частотой ускорителя. Такая регистрация даст возможность экспериментатору при необходимости в любое время, не используя повторно ускоритель, воспроизвести в цифровой форме на компьютере процесс накопления, например для того, чтобы по-иному обработать данные, выделить требуемые совпадения событий, исключить те данные, которые он считает поврежденными в некоторые периоды времени эксперимента и т.п. При этом время регистрации событий не является ограничивающим фактором быстродействия системы, так как оно не превышает временных параметров входных импульсов.

Функциональная схема

Функциональная схема системы представлена на рис. 1. Потоки событий, которые должны быть измерены, приходят от детекторов на АЦП (ADC) для аналого-цифрового преобразования, а затем в цифровой форме записываются в регистре Energy, одновременно номер АЦП записывается в позиционном коде в регистре Detector. Регистр времени Time фиксирует момент времени, когда событие происходит в детекторе. Для корректности измерения времени таймер (Clock) синхронизируется сигналом от пучка циклотрона. Эти данные с регистров передаются на память FIFO, а затем по шине PCI в компьютер Acquisition PC.

Этот компьютер и сервер Data processing server составляют локальную сеть циклотрона

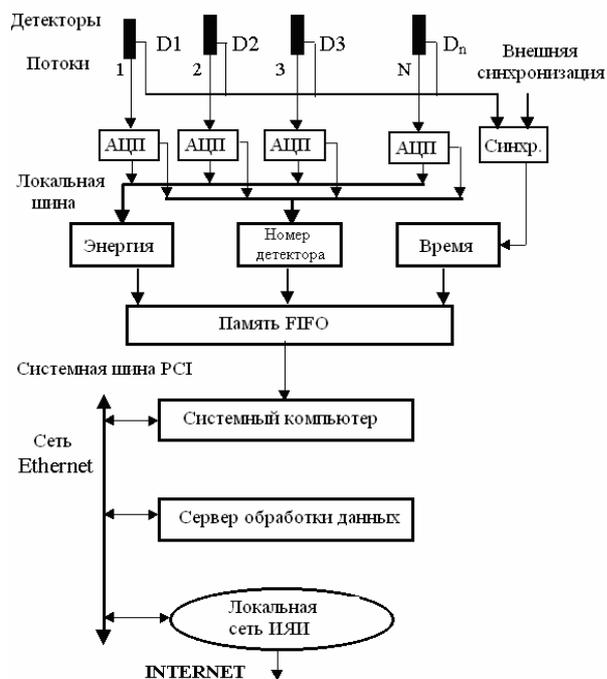


Рис. 1. Функциональная схема.

(LAN), которая магистралью Ethernet соединена с локальной сетью Института (KINR LAN), имеющий выход в Интернет.

Элементы системы

Для реализации системы были разработаны необходимые технические и программные средства. В частности, быстродействующий многоканальный амплитудно-цифровой преобразователь, способный обслуживать многопараметрические эксперименты с высокой интенсивностью потоков, и таймер для прецизионного измерения интервалов времени.

Амплитудно-цифровой преобразователь

Амплитудно-цифровой преобразователь построен на основе микросхем АЦП AD7678, AD7669 или AD7674, представляющих собой прецизионные АЦП последовательного приближения на переключаемых емкостях с внешним источником опорного напряжения, в сочетании с

ДНУ построен на основе ЦАП и компаратора, определяет отсечку входного сигнала снизу до половины величины максимальной амплитуды и устанавливается с помощью ЦАП. При переводе выхода ЦАП в третье состояние порог отсечки равняется 100 мВ.

УВХ состоящий из ОУ и ЦАП, по входу 1 принимает и запоминает амплитуду входного импульса на время, которое определяется быстрым действием АЦП. На вход 2 подается амплитуда напряжения разравнивания. Суть статистического разравнивания состоит в том, что по входу 2 от значения амплитуды каждого измеряемого импульса вычитается некоторое напряжение, определяемое очередным значением счетчика, т.е. измерение каждой амплитуды все время выполняется с некоторым переменным пьедесталом, который при регистрации результата аннулируется за счет добавления к полученному от АЦП коду значения счетчика, которое определило данный пьедестал.

Амплитудно-цифровое преобразование сигнала осуществляет АЦП, выполненный на серийном монолитном быстром 18-разрядном преобразователе поразрядного взвешивания AD7678. Эта микросхема имеет несколько режимов вывода данных. В данном случае выбран вариант вывода в последовательном режиме окончания преобразования с внутренней синхронизацией. В зависимости от варианта модели используемой микросхемы время преобразования составляет от 2 до 10 мкс.

СУР вырабатывает сигнал запуска измерения и имеет два режима работы: режим совпадения и режим строба.

В режиме совпадения сигнал запуска измерения вырабатывается при наличии сигнала от ДШ, разрешения от ДНУ и при наличии низкого уровня на входе $\overline{СТР}$. В режиме строба сигнал запуска измерения вырабатывается по положительному перепаду сигнала на входе $\overline{СТР}$, что позволяет измерять постоянное напряжение.

ИНТ ISA выполнен на программируемой логической микросхеме EPМ7160SLC84-10. В этой микросхеме запрограммированы следующие блоки: адресный селектор портов АЦП; таймер временных интервалов; счетчик общего времени в секундах; счетчик мертвого времени в миллисекундах; счетчик статистического разравнивания; регистр статистического разравнивания; 18-й последовательный регистр приема данных от АЦП; сумматор между регистром разравнивания и регистром данных от АЦП; регистр результата преобразования; коммутатор чтения данных из АЦП; регистр контроля и состояния

(PKC); схема управления приема данных из АЦП и выдачи сигнала запроса (IRQ) на обслуживание АЦП.

Для чтения информации из АЦП используются восемь портов: 0 – младший байт данных АЦП; 1 – пять старших разрядов данных АЦП; 2 – младший байт счетчика общего времени; 3 – старший байт счетчика общего времени; 4 – младший байт счетчика мертвого времени; 5 – средний байт счетчика мертвого времени; 6 – старший байт счетчика мертвого времени; 7 – байт PKC.

Для записи информации в АЦП используются следующие порты: 0 – байт ЦАП ДШ; 1 – байт ЦАП ДНУ; 2 – синхроимпульс для приема последовательных данных для регулировки усиления спектрометрического усилителя «грубо», «точно»; 3 – запись в триггеры 2-го и 3-го разрядов PKC, которые управляют приемом данных в регистры «грубо», «точно»; 4 – сброс счетчиков ОВ и МВ; 7 – запись в PKC, 7-й разряд которого разрешает выдачу сигнала IRQ, 6-й разряд запрещает выдачу сигнала IRQ при переполнении разрядной сетки данных из АЦП.

Кроме того, в два младших разряда заводится два самых старших разряда счетчика ОВ.

ИНТ ВШ содержит четырехразрядный переключатель для выбора базового порта АЦП. Системы из девяти переключателей, которые позволяют выдать сигнал IRQ на одну из восьми шин запросов шины ISA (IRQ5; IRQ9 ÷ IRQ12; IRQ14; IRQ15) или на одну из девяти шин конца преобразования (КП) ВШ. Кроме того, с ВШ поступает сигнал блокировки измерения.

ИП вырабатывает следующие аналоговые напряжения для работы АЦП: +9ВА; –5ВА, опорное напряжение 2,5В и 5ВА, которое вырабатывается из опорного напряжения.

Конструкция АЦП представлена на рис. 3.



Рис. 3. Конструкция АЦП.

Таймер

Устройство определяет входы, на которые поступили одинарные или множественные события и измеряет время регистрации, запоминает эти данные, формирует в своей памяти последовательность данных и при накоплении заданного количества информации запрашивает ПК для передачи данных в него.

Наименьший измеряемый интервал времени между событиями равен 250 нс и определяется быстродействием и структурой используемой памяти. Он может быть доведен до 10 нс при минимальных схемотехнических изменениях в устройстве. Величина максимального измеряемого интервала времени не ограничена.

Для формирования последовательности регистрируемых времен поступления случайных событий и ее преобразования при передаче в ПЭВМ в неслучайную используется внутренняя память типа FIFO емкостью 16 К байтов ($K = 1024$), организованная как память с емкостью 4 К четырехбайтных слов, три младших байта

слова характеризуют время регистрации события, а разряды старшего байта – номера входов, где зарегистрированы события.

Запрос для передачи данных в компьютер происходит по флагу заполнения половины памяти, поступающему на вход прерывания IRQ5 (возможно, IRQ9).

Формат слова данных о каждом регистрируемом событии представлен как:

1-й байт (время)	2-й байт (время)	3-й байт (время)	4-й байт (номер входа)
---------------------	---------------------	---------------------	------------------------------

Три младших байта слова данных (точнее, младшие 23 бита) используются для записи информации о времени регистрации события, а старший – номера входа. Временные соотношения при регистрации данных показаны на рис. 4, где $t_i = 250 \text{ нс} \cdot n_i$, где n_i – показание счетчика времени. Цифры 1 - 7 обозначают позиционный код входа, на котором зарегистрирован сигнал, а 0 - отсутствие сигнала в момент времени T_i .

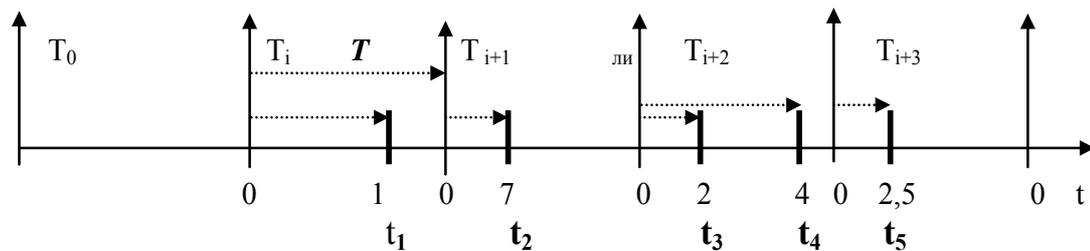


Рис. 4. Временная диаграммы регистрации данных.

Время поступления события регистрируется таким образом, что определяется интервал времени t_i между регистрируемым событием и ближайшей предшествующей временной отметкой T_i временной сетки из последовательных интервалов времени T , как это видно на рис. 4. Величина T определяется разрешающим временем устройства τ и принятым форматом слова данных.

Величина τ должна быть такой, чтобы $\tau \leq 1/\nu$, где ν - интенсивность суммарного потока событий от всех входов, на обслуживание которого рассчитано устройство. При этом определяют значение τ характеристики примененного запоминающего устройства: времени обращения к памяти ($t_{\text{пам}}$) и длина слова. В данном устройстве τ увеличивается на время еще одного обращения к памяти, поскольку использованы байтная память и четырехбайтное слово данных $\tau = 5t_{\text{пам}}$.

Для регистрации времени используются три байта слова данных (практически 23 бита, так как старший бит используется во вспомогательных целях). Поэтому

$$T = \tau \cdot n_{\text{макс}} (n_{\text{макс}} = 23).$$

В момент времени T в память устройства записывается пустое слово, состоящее из нулей в трех младших байтах и, как правило, нуля в старшем байте (хотя есть ничтожная вероятность регистрации события в момент времени T_i).

В момент времени t_i в память устройства записывается слово, три младших байта которого содержат значение n_i , а биты старшего – значения 1 - 8.

Таким образом, интервал времени между двумя последовательными событиями определяется выражением $t_{i+1} - t_i = t_{i+1} + kT - t_i$, где k – число пустых интервалов времени между событиями. При последующем вычислении интервала времени между событиями должно учитываться содержание старшего байта.

Структурная схема устройства представлена на рис. 5, а временная диаграмма его работы – на рис. 6.

Устройство состоит из кварцованного генератора (КГ), регистров - буферного (РБ), запуска записи (РЗ), каналов (РК), времени (РВ), счетчика времени (СВ), схемы синхронизации (СС), памяти (П), интерфейса ПК (И) и выполнено как слот расширения ПК IBM PC с системной шиной ISAE.

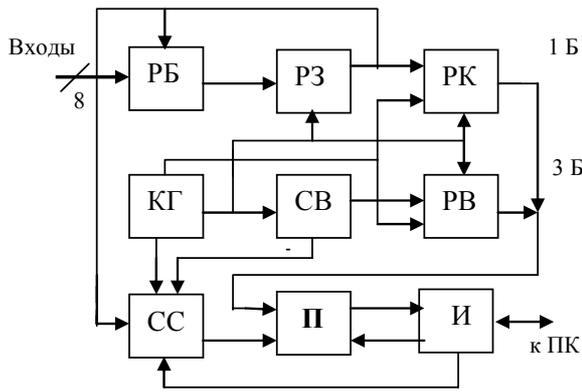


Рис. 5. Структурная схема таймера.

Кварцованный генератор КГ по команде включения устройства в момент времени T_0 (начало отсчета времени) формирует две серии тактовых импульсов с частотами: F_1 и F_2 (см. рис. 6, а, б), которыми осуществляется синхронизация всех операций регистрации данных.

$F_1 = 20$ МГц ($1/F_1 = 50$ нс $> t_{\text{пам}}$) и $F_2 = 4$ МГц ($1/F_2 = 250$ нс $\leq \tau$). В устройстве предусмотрена возможность установления разрешающего времени равным 500 нс, что в случае малой входной интенсивности позволяет вдвое уменьшить загрузку памяти.

Регистр РБ служит для фиксации данных, поступающих в устройство. Регистр запуска записи РЗ - для привязки данных, записанных в РБ, к временной сетке и инициации цикла записи данных в память. Регистр каналов РК (один байт) и регистр времени РВ (три байта) составляют регистр данных памяти П. Счетчик времени СВ служит для регистрации текущего времени. Схема синхронизации записи СС осуществляет запись данных в память и, наконец, интерфейс И осуществляет связь с ПК при передаче в него накопленных данных.

Важнейшим элементом устройства, определяющим процедуру регистрации данных, структуру, быстродействие устройства, характер программирования, является память П.

В описываемом устройстве применена память, выполненная на микросхеме IDT7206, имеющей структуру 16384×9 из семейства IDT720x [3] со структурой от 2048×9 (IDT7203) до 65636×9 (IDT7208). Очень важно, что все модификации семейства микросхем IDT720x полностью взаимозаменяемы и в готовом устройстве можно увеличить или уменьшить емкость памяти простой сменной микросхем.

IDT7206 - двухпортовая асинхронная буферная память с внутренним управлением, которое

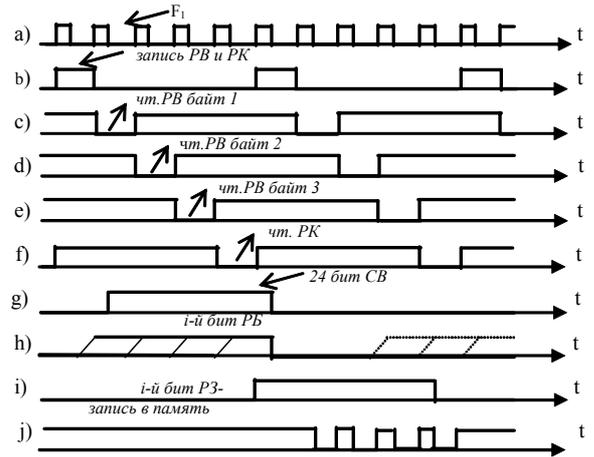


Рис. 6. Временная диаграмма работы.

обеспечивает заполнение и очистку по принципу FIFO (first in – first out). Память, допускающая одновременно запись и чтение данных. Есть шесть модификаций с временем обращения 12, 15, 20, 25, 35 или 50 нс. В микросхеме предусмотрены флаги состояния: “пусто”, “полузаполнено”, “заполнено”, что существенно облегчает программирование.

Запись в память пустых интервалов, необходимых для расчета времени регистрации событий, фиксируемых на входах устройства, выполняется независимо от того, поступают ли на входы устройства сигналы от источников информации или нет. С этой целью импульсы тактовой серии F_2 с генератора КГ всегда подаются на трехбайтный счетчик времени СВ (а также на регистры РЗ, РК, РВ). Младшие 23 разряда счетчика используются для счета времени (если необходимо уменьшить величину опорного интервала времени временной сетки возможно использование 22, 21, 20 разрядов при установке в соответствующее положение, имеющихся в нем джамперов). 24-й разряд (соответственно 23, 22, 21) выполняет функцию запроса записи в память (g). При переполнении счетчика данные из него переписываются в регистр времени РВ (в старший разряд РВ всегда записывается единица) и сразу же – в память П.

Процесс записи в память содержимого РВ и РК осуществляется импульсами серии F_1 (Т) побайтно за пять тактов под управлением дешифратора, размещенного в КГ. Сначала за три такта, начиная с младшего байта, переписывается содержимое РВ (с, d, e).

Четвертым тактом (f) переписывается содержимое РК. (При записи опорных точек содержимое РК, как правило, бывает нулевым, хотя может быть иным, если в момент переполнения СВ на входах устройства зафиксировано событие, что весьма маловероятно.)

И, наконец, пятым тактом (b) новые данные переписываются из РВ в РЗ.

Регистрация данных о входных событиях выполняется аналогично.

При появлении на каком-либо входе события оно фиксируется в регистре РВ (h): соответствующий номеру входа разряд устанавливается в «1» и сразу же ближайшим импульсом серии F_2 переписываются в РЗ (P), а оттуда в регистр каналов РК. Если в течение очередного интервала в 250 нс на входах устройства одновременно или последовательно появятся более одного события, то очередным импульсом серии F_2 в «1» будут установлены все соответствующие разряды РЗ (i), т.е. события рассматриваются как одновременно зарегистрированные. Одновременно текущее состояние СВ переписывается в РВ, а также иницируется цикл записи текущего состояния этих регистров в память (j), который выполняется так же, как при регистрации пустых интервалов.

Процесс чтения накопленных данных в ПК выполняется по инициативе памяти посредством двух флагов, вырабатываемых ею: флаг «полузаполнено», т.е. заполнено больше половины памяти, и флаг «пусто», т.е. в памяти ничего не записано. Флаг «полузаполнено» иницирует интерфейс И, который вырабатывает запрос прерывания ПК. При считывании всей информации из памяти флаг «пусто» посредством интерфейса указывает ПК о необходимости окончания чтения в ЭВМ.

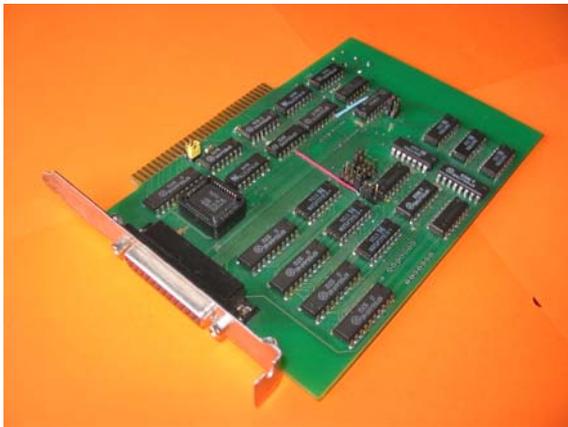


Рис. 7. Конструкция таймера.

В устройстве предусмотрена передача запроса прерывания ПК по одному из уровней IRQ 5 либо IRQ 9. Выбор выполняется перестановкой контактов внутри интерфейса И.

Интерфейс И определяет используемые в машине для работы с устройством адреса. Адрес 300H (базовый) используется для чтения данных из памяти, 301H – для запуска накопления дан-

ных в устройство, 302H – для останова накопления.

Конструкция таймера представлена на рис. 7.

Программное обеспечение системы

Специализированное программное обеспечение (ПО) состоит из ряда модулей, объединенных в следующие группы:

модули настройки ПО и аппаратуры на конкретную методику измерений;

модули непосредственного набора данных, поступающих с преобразователей и другой измерительной аппаратуры;

модули on-line контроля за ходом измерений;

модули визуализации, предобработки и хранения данных.

Первая группа (настройка) содержит модули задания параметров системы: количество преобразователей и их соединение, уровни дискриминаторов, способ набора (одномерные, двумерные, «внавал») и ряд других.

Вторая группа (набор) состоит из модулей съема данных с АЦП, которые обеспечивают:

набор одномерных гистограмм;

набор одномерных и двумерных гистограмм (корреляционные измерения);

съем данных «внавал» с одновременным набором одномерных и двумерных гистограмм (многопараметрические измерения).

Эти программные модули аппаратнонезависимые, выполнены с учетом специфики разработанных блоков и обеспечивают эффективную обработку потока событий с минимальными потерями по программному каналу. Признаками событий, в зависимости от конфигурации, могут быть непосредственно прерываний IRQ от АЦП по наличию данных на его входах либо прерываний от FIFO памяти по заполнению выходного буфера на 1/2. Модули выполнены в виде TSR программы обслуживания устройств. Интерфейс с другими программными модулями осуществляется через механизм INT прерываний операционной системы MS DOS, Windows.

Третья группа (контроль) осуществляет слежение за текущими параметрами измерений: переполнение на участках либо каналах выбранных спектров; контроль за усилением по двум реперам в спектре; увеличение/уменьшение загрузок по трактам и др.

В четвертую группу входят модули, позволяющие произвести визуальную оценку получаемых статистических распределений и получить приближенные значения характеристики и параметров входного потока событий.

СИСТЕМА РЕЄСТРАЦІЇ БАГАТОПАРАМЕТРИЧНИХ ПОТОКІВ

Ф. Н. Березін, А. П. Войтер, В. О. Грашилін, В. О. Кісурін, О. М. Ковальов, І. О. Мазний

Розглянуто вимірювальну систему нового покоління для ядерно-фізичних експериментів, основу на реєстрації багатопараметричних потоків із можливістю повторних відтворень процесу накопичення без використання дорогого часу роботи прискорювача на комп'ютері в цифровій формі.

SYSTEM OF REGISTRATION OF MULTIPLEPARAMETER STREAMS

F. N. Berezin, A. P. Voyter, V. A. Grashilin, V. A. Kisurin, A. N. Kovalev, I. A. Mazny

Measuring system of the new generation for nuclear physics experiments based on the registration of multiparametric flows with the possibility of repeated reproduction accumulation process without using expensive time of the accelerator in digital form on computer is considered.

Поступила в редакцію 23.06.06,
после доработки – 04.10.07.